

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 05267940
PUBLICATION DATE : 15-10-93

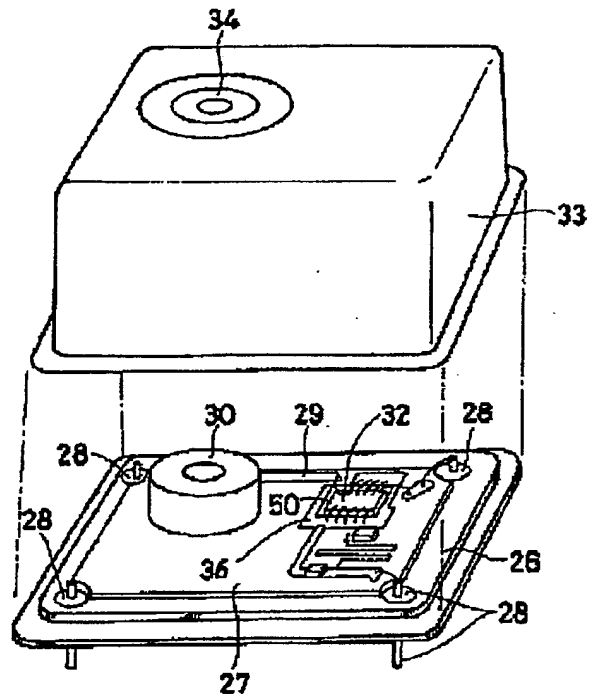
APPLICATION DATE : 18-03-92
APPLICATION NUMBER : 04092159

APPLICANT : NEW JAPAN RADIO CO LTD;

INVENTOR : NOSE KAZUYOSHI;

INT.CL. : H03D 9/06 C23C 2/08 H01L 23/12
H01P 1/00 H01P 1/203 H01P 3/08
H01P 7/10

TITLE : MOUNTING STRUCTURE OF
MICROWAVE BAND DOWN
CONVERTER AND INTEGRATED
CIRCUIT



ABSTRACT : PURPOSE: To prevent a variance of an impedance at the time of soldering, to make a device compact, and also, to prevent an inductance component from becoming layer due to a long bonding wire, and to reduce the cost.

CONSTITUTION: In a microstrip substrate 27 in which at least a dielectric resonator 30 and a microstrip line 29 are mounted, and also, which is sealed in an airtight state by a metallic cap 33, a micromonolithic integrated circuit 32 for executing a heterodyne frequency conversion is provided and mounted directly to a circuit pattern, and the connection is simplified. Also, in a through-hole 50 formed in the circuit substrate 27, a chip of the integrated circuit 32 is contained, and to a ground pattern connected to the upper face of this through-hole 50, a ground pattern of the integrated circuit 32 is connected by a bonding wire, and this bonding wire is shortened.

COPYRIGHT: (C)1993,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-267940

(43) 公開日 平成5年(1993)10月15日

技術表示箇所

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I
H 0 3 D 9/06	Z	8836-5 J	
C 2 3 C 2/08			
H 0 1 L 23/12	3 0 1 Z	8617-4 M	
H 0 1 P 1/00	Z		
1/203			

審査請求 未請求 請求項の数2(全6頁) 最終頁に続く

(21) 出願番号 特願平4-92159

(22) 出願日 平成4年(1992)3月18日

(71) 出願人 000191238
新日本無線株式会社
東京都目黒区下目黒1丁目8番1号

(72) 発明者 及川 和夫
埼玉県上福岡市福岡二丁目1番1号 新日本無線株式会社川越製作所内

(72) 発明者 吉岡 寛明
埼玉県上福岡市福岡二丁目1番1号 新日本無線株式会社川越製作所内

(72) 発明者 能勢 和良
埼玉県上福岡市福岡二丁目1番1号 新日本無線株式会社川越製作所内

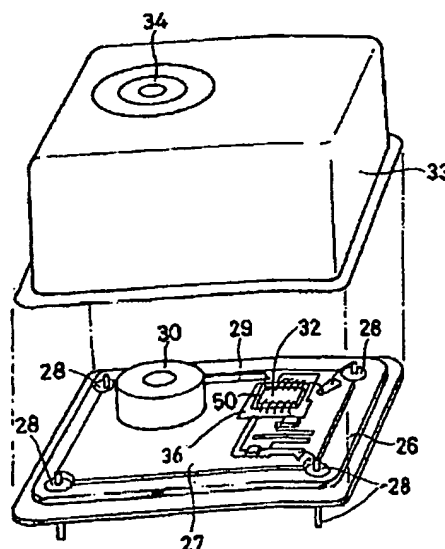
(74) 代理人 弁理士 緒方 保人

(54) 【発明の名称】 マイクロ波帯ダウンコンバータ及び集積回路の実装構造

(57) 【要約】

【目的】 半田付けする際のインピーダンスのばらつきを防止し、装置をコンパクトにし、また長いボンディングワイヤによってインダクタンス成分が大きくなることを防止し、低コスト化を図る。

【構成】 少なくとも誘電体共振器30及びマイクロストリップ線路29が実装され、かつ金属製キャップ33により気密状態で封止されるマイクロストリップ基板27内に、ヘテロダイン周波数変換をするマイクロモノリシック集積回路32を配設して回路パターンに直接実装し、接続を簡素化する。また、上記回路基板27に形成したスルーホール50に上記集積回路32のチップを収納し、このスルーホール50の上面に連結したグランドパターンに、集積回路32のグランドパターンをボンディングワイヤで接続し、このボンディングワイヤを短くする。



1

【特許請求の範囲】

【請求項1】 少なくとも誘電体共振器及びこの誘電体共振器と結合するストリップ線路が実装され、かつ金属製キャップにより気密状態で封止されるマイクロストリップ基板内に、ヘテロダイン周波数変換をする集積回路を配設し、この集積回路を上記マイクロストリップ基板の回路パターンに直接実装するようにしたマイクロ波帯ダウンコンバータ。

【請求項2】 接地板上に回路基板を配設し、この回路基板に集積回路を実装する集積回路チップよりも大きく、かつメッキが施されたスルーホールを形成し、このスルーホール内に集積回路を配置すると共に、このスルーホールの上面に連結してグランドパターンを形成し、この回路基板上のグランドパターンと集積回路のグランドパターンをボンディングワイヤで接続し、上記スルーホールの下面を接地板上に接触させるようにしたことを特徴とする集積回路の実装構造。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はマイクロ波帯ダウンコンバータ、特に衛星通信、衛星放送等の際に用いられるダウンコンバータの構成及びこのダウンコンバータにも用いられる集積回路チップの実装構造に関する。

【0002】

【従来の技術】 従来から、衛星放送の際に用いられるLNB (Low Noise Block Converter) 等として、マイクロ波帯ダウンコンバータ (ヘテロダイン周波数変換装置) が用いられており、このマイクロ波帯ダウンコンバータによって、マイクロ波帯周波数を局部発振周波数として用い、マイクロ波受信信号を所定の中間周波数の信号に変換することができる。

【0003】 図7には、従来のダウンコンバータ部分の構成が示されており、図(a)は上部の金属キャップを外した状態の平面図、図(b)は要部断面図である。図において、マイクロストリップ基板1は筐体2に取り付けられており、このマイクロストリップ基板1には誘電体共振器3、マイクロストリップ線路4、終端用抵抗5、前段増幅用FET6、帯域通過フィルタ7等が実装される。また、このマイクロストリップ基板1の上面は遮蔽用かつ共振空洞となる大きさの金属製キャップ(カバー)8で覆われており、この金属キャップ8には、上記誘電体共振器3の共振周波数を調整するためのネジ部9が配置される。

【0004】 そして、このマイクロストリップ基板1の上面において、上記マイクロストリップ線路4の一端と、マイクロ波モノリシック集積回路(MMIC)10のピンとが接続されることになり、このMMIC10には保護用の金属キャップ11が取り付けられる。このMMIC10は、低雑音増幅器、周波数変換器、局部発振

(2)

特開平5-267940

2

器、中間周波数増幅器等で構成されている。なお、図示の12はプローブ、13は出力用コネクタである。

【0005】 このような構成によれば、MMIC10内の局部発振器の発振周波数を誘電体共振器3及びマイクロストリップ線路4により安定化させることができ、例えば受信機に入力されたマイクロ波帯電波の12GHzの周波数に対して、11GHzの局部周波数を用いて、1GHz程度の中間周波数の信号に変換することができる。

【0006】

【発明が解決しようとする課題】 しかしながら、上記従来のマイクロ波帯ダウンコンバータでは、上記MMIC10は金属製キャップ11を有する別体の取付け部材に取り付けられ、この取付け部材のピンが例えば発振器の一部であるマイクロストリップ基板1の裏面(外側)から挿入されて、半田等によりマイクロストリップ線路4と接続されるため、この接続部のインピーダンスにばらつきが生じるという問題があった。このことは、MMIC10とマイクロストリップ基板1の特性が個別に検査したときに良好であったとしても、両者を組み合わせたときには特性が変化し、個別検査の再現性がないことを意味しており、生産性も悪くなることになる。

【0007】 また、マイクロストリップ基板1には遮蔽用かつ共振空洞を形成する金属製キャップ8、MMIC10には保護用の金属製キャップ11が取り付けられており、装置全体の寸法が大きくなるという問題があった。

【0008】 そこで、本出願ではMMIC10をマイクロストリップ基板1に直接的に実装することを提案しているが、この場合には次のような問題がある。即ち、図8には上記MMIC10を含んだ一般的な半導体装置の接続状態が示されており、MMIC10は接地筐体16上に配置された回路基板17に実装されている。このMMIC10には、グランドパターン18、入力(或いは出力)パターン19、また回路基板17には出力(或いは入力)パターン20が形成され、更に接地筐体16には金メッキ層21が形成されている。そして、上記入力パターン19と出力パターン20がボンディングワイヤ22で接続され、グランドパターン18と接地筐体16の金メッキ層21はボンディングワイヤ23で接続されている。また、上記MMIC10と回路基板17は、接地筐体16上に銀ペースト等の接着剤で接着されており、その際には、図示のようにブリーズ(吹き出し)24が生じることになる。

【0009】 従って、上記の場合には、接地筐体16上に広い範囲の金メッキ層21を形成する必要があり、この金メッキ層21が無駄であるという問題があった。また、上記グランドパターン18と接地筐体16をボンディングワイヤ23で接続するために、MMIC10と回路基板17との間に接続のためのスペースが必要となり、MMIC10と回路基板17との間隔が大きくな

(3)

特開平5-267940

3

る。しかも、MMIC10及び回路基板17の下部には銀ペースト等のブリーズ24が生じるが、これを避ける必要があるため、更に両者間の間隔が大きくなる。

【0010】この結果、MMIC10から接地筐体16又は回路基板17へ設けられるボンディングワイヤ22、23が長くなるが、一方のボンディングワイヤ22が長くなると、MMIC10の入出力ポートのインダクタンス成分が大きくなり、MMIC10の高周波特性が悪くなる。また、他方のボンディングワイヤ23が長くなると、MMIC10と接地筐体16との間のインダクタンス成分が大きくなり、MMIC10のグラウンドに電位差が生じるという問題があった。

【0011】本発明は上記問題点を解決するためになされたものであり、その第1の目的は、半田付けする際のインピーダンスのばらつきを防止すると共に、装置をコンパクトに形成することができるマイクロ波帯ダウンコンバータを提供することにある。また、第2の目的は、長いボンディングワイヤによってインダクタンス成分が大きくなることを防止すると共に、金メッキ層を不要とすることができる集積回路の実装構造を提供することにある。

【0012】

【課題を解決するための手段】上記の第1の目的を達成するために、第1請求項の発明に係るマイクロ波帯ダウンコンバータは、少なくとも誘電体共振器及びこの誘電体共振器と結合するストリップ線路が実装され、かつ金属製キャップにより気密状態で封止されるマイクロストリップ基板内に、ヘテロダイン周波数変換をする集積回路を配設し、この集積回路を上記マイクロストリップ基板の回路パターンに直接実装するようにしたことを特徴とする。また、第2の目的を達成するために、第2請求項の発明は、接地板上に回路基板を配設し、この回路基板に集積回路を実装する集積回路の実装構造において、上記回路基板に集積回路チップよりも大きく、かつメッキが施されたスルーホールを形成し、このスルーホール内に集積回路を配置すると共に、このスルーホールの上に連結してグランドパターンを形成し、この回路基板上のグランドパターンと集積回路のグランドパターンをボンディングワイヤで接続し、上記スルーホールの下面を接地板上に接触させるようにしたことを特徴とする。

【0013】

【作用】上記の第1請求項の構成によれば、MMICが発振器の一部であるマイクロストリップ基板にワイヤボンディングにより直接実装され、接続が一箇所で行われ、共にピン接続部の半田付けが不要となるので、接続部のインピーダンスのばらつきがなくなり、高周波特性及びグランド電位が安定になる。また、MMICの保護キャップが不要となるので、小型化、軽量化が実現できる。

【0014】また、第2請求項の構成によれば、MMIC等の集積回路が回路基板のスルーホール内に収納配置

4

され、従来、接地板上に形成されていた金メッキ等が不要となるので、MMICと回路基板との距離が短くなると共に、ボンディングワイヤが短くなる。従って、接続部のインダクタンス成分が小さくなり、安定した動作を実現することができる。

【0015】

【実施例】図1には、実施例に係るマイクロ波帯ダウンコンバータの構成が示されており、図示されるように、金属製筐体の台板（ヘッダ）26の上面に、マイクロストリップ基板27が配置され、四隅には気密同軸型入出力端子28が設けられている。また、マイクロストリップ基板27には共振器結合用のマイクロストリップ線路29が形成されると共に、誘電体共振器30が設けられ、その他にもチョーク回路等が配設される。そして、このマイクロストリップ基板27の所定の位置にマイクロ波モノリシック集積回路（MMIC）32をワイヤボンディングにて実装しており、このMMIC32はガリウム砒素（GaAs）チップ上に所定の回路を形成したもので、コプレーナ構造とされる。上記台板26には、最終的に金属製キャップ33が抵抗接合により気密性を維持する状態となるように取り付けられる。

【0016】上記金属製キャップ33の上面には、上記誘電体共振器30に対向する位置に、円環状のベローズ部34が形成され、このベローズ部34を外側から内部へ押込めるようになっている。従って、ベローズ部34と誘電体共振器30との間隔を変化させることにより、共振周波数が所望の値に調整可能となっている。

【0017】図2には、上記マイクロストリップ基板27の平面図が示されており、図示されるように、同軸端子28AがRF（マイクロ波）入力端子となり、同軸端子28BがIF（中間周波数）出力端子（又はバイアス端子）となる。そして、このRF入力端子28Aにはインピーダンス整合回路35を介してMMIC32が接続されているが、このMMIC32はマイクロストリップ基板27上に形成されたグランド（接地）パターン36にワイヤ（金線）をボンディングすることになる。一方、IF出力端子28BとMMIC32との間にはコンデンサ37、マイクロ波を遮断しバイアスを供給するチョーク回路38、コンデンサ39が接続されている。また、マイクロストリップ線路29の同軸端子28側には終端抵抗40が設けられる。

【0018】図3には、上記MMIC32内の詳細な回路及びその周辺回路が示されており、MMIC32内には高周波増幅部43、ミキサ44、中間周波増幅部45、局部発振器46、電源回路47が設けられている。従って、上記電源回路47により電源電圧が印加され、局部発振器46から所定周波数の発振信号が出力された場合は、上記台板26と金属製キャップ33で構成される金属筐体が誘電体共振器30の共振空洞となることにより、安定した発振状態を得ることができる。この際に

(4)

特開平5-267940

5

は、RF入力端子28Aから入力された高周波信号は、局部発振器46からの局部周波数（マイクロ波）信号が混合されることによって、中間周波数の信号に変換されることになり、例えば12GHzの周波数を11GHzの局部周波数によって1GHzの周波数に変換するダウンコンバータとして機能する。

【0019】以上が上記第1の目的に対応する構成であり、このようなダウンコンバータは、上述のようにマイクロストリップ基板27にMMIC32を実装した後、図1の金属製キャップ33を被せて気密状態で封止することによって、製作されることになり、このダウンコンバータの全体の外観は、図4に示されるようになる。従って、マイクロストリップ基板27の裏側の接続部に別部材構成のMMICをピン等を介して半田接続する従来の取付け構造と比較すると、接続部のインピーダンスのばらつきが著しく改善される。従って、高周波特性及びグランド電位が安定した装置を得ることが可能となり、また部品点数が少なくなり、かつ組立て工数も簡略化されるという利点がある。

【0020】上記実施例においては、本発明の第2の目的に対応した構成も有しており、次にこの構成について説明する。図5には、MMIC32の取付け部分の詳細図が示されており、図示のように、マイクロストリップ基板27には、MMICチップ32が収納できる大きさで、導電体メッキが形成されたスルーホール50を形成しており、このスルーホール50の上面部に接続してグランドパターン36が形成されることになる。従って、このMMIC32側の所定端子はまず入力側（インピーダンス整合回路35）への端子51A、出力側のチョーク回路38側への端子51B、コンデンサ37側への端子51Cにボンディングワイヤ52によって接続される。そして、MMIC32のグランドパターン（端子）53はボンディングワイヤ52にてグランドパターン36に接続される。

【0021】図6には、上記図5のVI-VI断面図が示されており、上記MMIC32の端子とマイクロストリップ基板27側の端子51Bとの間、或いはグランドパターン53とグランドパターン36との接続は、スルーホール50の溝上にボンディングワイヤ52を渡すようにして行われることになる。従って、従来の図8のように、台板（筐体）26へワイヤを接続する必要がなく、MMIC32とマイクロストリップ基板27との間隔、即ちボンディングワイヤ52の長さを従来よりも短くかつ一定にすることができる。なお、上記のように、MMIC32とグランドパターン36が同一平面状に並ぶので、中心導体と接地板とが同一平面状にあるコプレーナ構造となる。

【0022】しかも、上記MMIC32及びマイクロストリップ基板27は、台板26上に銀ペースト等によって接着されることになり、その際にはブリーズ24が発

6

生することになるが、このブリーズ24の接触が問題となることがないので、更にMMIC32とマイクロストリップ基板27との間隔を短くすることができる。このようにして、ボンディングワイヤ52の長さを短く、かつ一定とすることによって、ボンディングワイヤ52のインダクタンス成分が小さくなり、特性を安定化させることが可能となる。もちろん、従来のように、台板26上に金メッキ等を設ける必要がなく、コストの低減を図ることができる。

【0023】また、広い面積のスルーホール50によって、MMIC32のグランドと台板26のグランドとの間のインダクタンス成分を小さくすることができ、これによっても特性の安定化が図れることになる。

【0024】上記実施例では、MMIC32をマイクロストリップ基板27に接続する場合について説明したが、本発明の集積回路チップの実装構造は他の半導体装置にも適用することができ、スルーホールに半導体チップを収納して同一平面上で接地する構造を採用することにより、上記と同様の効果を得ることが可能である。

【0025】

【発明の効果】以上説明したように、第1請求項の発明によれば、誘電体共振器、この誘電体共振器と結合するマイクロストリップ線路が実装され、かつ金属製キャップにより気密状態で封止されるマイクロストリップ基板内に、マイクロモノリシック集積回路を配設して上記マイクロストリップ基板の回路パターンに直接実装するようにしたので、従来のように半田付けする際のインピーダンスのばらつきを防止することができ、接続が一箇所となるので個別検査等も不要となるし、特性を安定化させることができる。しかも、金属製キャップを共用することになるので、装置自体をコンパクトに製作することが可能となり、小型化、軽量化を図ることができる。

【0026】また、第2請求項の発明によれば、回路基板に集積回路チップよりも大きく、かつメッキが施されたスルーホールを形成して、このスルーホール内に集積回路を配置すると共に、このスルーホールの上面に連結してグランドパターンを形成し、この回路基板上のグランドパターンと集積回路のグランドパターンをボンディングワイヤで接続するようにしたので、集積回路と回路基板との距離が短く、かつ一定となる。従って、ボンディングワイヤの長さも短く、かつ一定とすることができ、ボンディングワイヤのインダクタンス成分を小さくして、特性の安定化を図ることが可能となる。

【0027】また、ワイヤボンディングが同一平面上で行えるので、ワイヤボンダー、ダイヤタッチャー等の自動機で組立てを容易に実行することができるという利点がある。しかも、従来、接地板上に形成されていた金メッキ層をなくすることができ、コストの低減を図ることが可能となる。

【図面の簡単な説明】

(5)

特開平5-267940

7

8

【図１】本発明の実施例に係るマイクロ波帯ダウンコンバータの構成を示す斜視図である。

【図2】図1のダウンコンバータを、上側の金属製キャップを外して見た平面図である。

【図3】 実施例装置の回路構成を示す図である。

【図4】実施例のダウンコンバータの全体の外観を示す図であり、図（a）は正面図、図（b）は側面図、図（c）は平面図、図（d）は底面図である。

【図5】マイクロモノリシック集積回路(MMIC)チップのマイクロストリップ基板への取付け状態を示す詳細図である。

【図6】 図5のVI-VI断面図である。

【図7】従来のダウンコンバータの構成を示す図であり、図(a)は平面図、図(b)は図(a)の要部断面図である。

【図8】従来の装置での集積回路チップの実装状態を示す断面図である。

【符号の説明】

1, 27 … マイクロストリップ基板、

3. 30 ... 誘電体共振器.

4. 29 … マイクロストリップ線路、

8. 11. 33 … 金属キャップ、

10. 32 --- MMIC (マイクロモノリシック集積回路),

22, 23, 52 … ボンディングワイヤ、

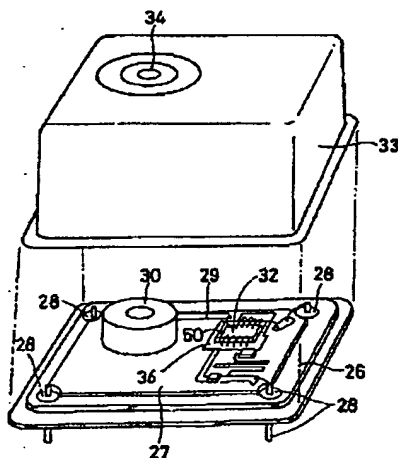
24 ... ブリーズ、

26 ... 台板、

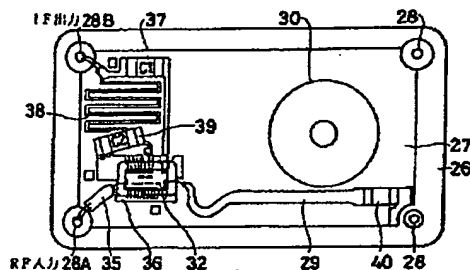
36, 53 ... グランドパターン、

50 ... スルーホール。

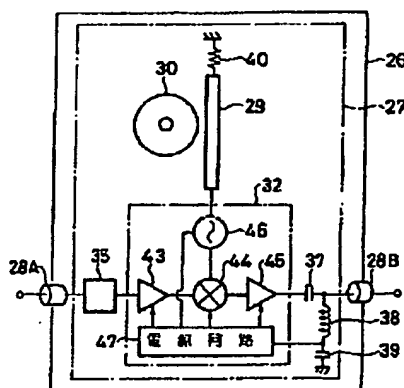
【図 1】



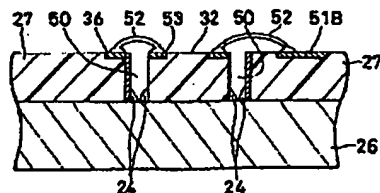
【圖 2】



【図 3】



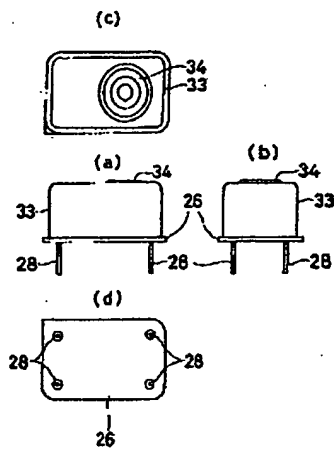
【图6】



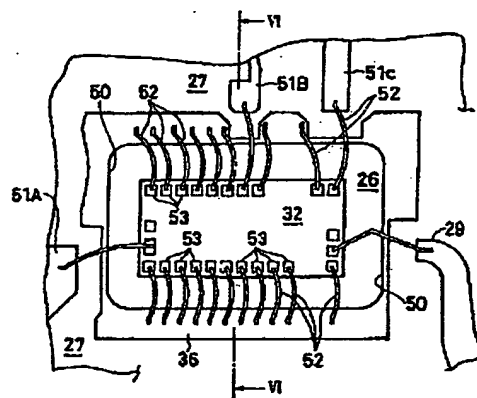
(6)

特開平5-267940

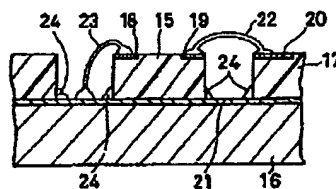
【図4】



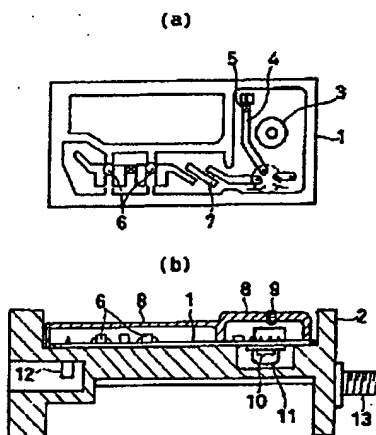
【図5】



【図8】



【図7】



フロントページの続き

(51) Int. Cl.³

H01P 3/08
7/10

識別記号

庁内整理番号

F I

技術表示箇所